

**Aviso:** [2022-07-06 11:59] este documento é uma impressão do portal Ciência-IUL e foi gerado na data indicada. O documento tem um propósito meramente informativo e representa a informação contida no portal Ciência-IUL nessa data.

## Maurício Breternitz

### Professor Auxiliar Convidado

Departamento de Ciências e Tecnologias da Informação (ISTA)

### Investigador Integrado

ISTAR-IUL - Centro de Investigação em Ciências da Informação, Tecnologias e Arquitetura (ISTA)  
[Software Systems Engineering]



## Contactos

### E-mail

Mauricio.Breternitz.Jr@iscte-iul.pt

### Gabinete

D2.31

## Currículo

**RESUMO:** Pesquisador, Professor Auxiliar Convidado do ISTAR-IUL, ISCTE-IUL, atualmente pesquisando sistemas neuromórficos para aplicações de aprendizado de máquina para melhorar espaços de convivência através de assistência digital. Sou um experiente inovador e educador prático, interessado em desenvolver novas pesquisas e aplicar minha criatividade para resolver novos problemas, promovendo forte interação entre a academia e a indústria, com foco no desenvolvimento de resultados de pesquisa com aplicação prática, aplicando minha experiência industrial em um ambiente de pesquisa acadêmica.

Meus interesses recentes envolvem a interação de implementação e aplicação eficiente de aprendizado de máquina / redes neurais profundas, cargas de trabalho de nuvem e sistemas de cluster, aplicação de pesquisa de sistemas a grandes conjuntos de dados e análise de aprendizado de máquina, compiladores, técnicas de compilação e (micro) arquitetura. arquitetura do sistema no nível do nó e do cluster, computação com uso eficiente de energia, sistemas de processamento heterogêneos (CPUs, GPUs), com objetivos de influenciar aplicativos, produtos e inovação. Prevejo o potencial desenvolvimento de ferramentas de análise e mineração de dados e sistemas de computação para promover a missão do ISTAR-IUL relacionada à interação e comunicação naturais. Submeti com sucesso e recebi a aprovação de um projeto de pesquisa sob o programa Horizonte-2020 em computação heterogênea, como parte de um consórcio com seis universidades europeias, das quais eu fui um dos principais pesquisadores da AMD (Projeto CHIST-ERA. Total de 2 milhões de euros, parte da AMD 800K euros, julho de 2014.) Recentemente, trabalhei no entendimento e otimização de aplicativos em nuvem e análise de carga de trabalho em nuvem (MapReduce, Hadoop, GraphLab), focando a nível de sistema. Em colaboração com pesquisadores da Rice University, desenvolvemos uma aceleração eficiente para aplicativos Hadoop

Map-Reduce e Machine Learning em sistemas acelerados por GPU. Eu também investiguei a implementação eficiente de algoritmos Deep Neural Network em sistemas acelerados CPU + GPU e desenvolvi novos algoritmos para migração de código CPU / GPU (acelerando algoritmos de detecção de face em APUs), encontrei maneiras de programar sistemas multi-core e usar GPUs no nuvem e usar vários núcleos para acelerar o desempenho de encadeamento único. Meus interesses atuais de pesquisa incluem aplicação e otimização de redes neurais. Meus projetos anteriores estão relacionados à tradução binária (habilitando muitos núcleos construindo sistemas legados menores, avaliação de desempenho de memória transacional, compactação de microcódigo (pesquisa algorítmica sobre formas de economizar espaço de microprocessador [adotada em dois projetos de microprocessador de produção de alto volume) Economias de US \$ 18M] e características arquitetônicas co-projetadas para possibilitar um desempenho de alta potência e thread única para núcleos pequenos. Eu sou o criador e atuo como presidente geral do Workshop Internacional de Suporte Arquitetônico / Microarquitetural para Tradução Binária, com ISCA (ACM / IEEE Simpósio Internacional de Arquitetura de Computadores) e CGO. Tenho 56 patentes americanas emitidas e mais outras 55 patentes americanas pendentes

## Áreas de Investigação

Machine Learning

Digital Living Spaces

High Performance Computing

Computacao Neuromorfica

## Qualificações Académicas

Universidade/Instituição	Tipo	Curso	Período
Carnegie Mellon University	Doutoramento	Ph.D.in Electrical and Computer Engineering	1991

## Atividades Letivas

Ano Letivo	Sem.	Nome da Unidade Curricular	Curso(s)	Coord
2017/2018	1º	Sistemas Operativos de Código Aberto	Software de Código Aberto;	Não
2017/2018	2º	Desenvolvimento de Aplicações Web	Software de Código Aberto;	Não

## Orientações

- **Dissertações de Mestrado**
  - Terminadas

	Tipo de Orientação	Nome do Estudante	Título/Tópico	Língua	Instituição	Ano de Conclusão
--	--------------------	-------------------	---------------	--------	-------------	------------------

1	Orientador	José António Guerreiro Nunes Sanches Salvador	O meu Projecto de Cérebro Humano (mHBP)	Inglês	ISCTE-IUL	2021
2	Orientador	Tiago Furtado Piques Martins Mota	Tecnologia blockchain para a indústria da construção civil	Inglês	ISCTE-IUL	2020
3	Co-Orientador	Diogo Neto Coxinho Mourisco da Conceição	API de Reconhecimento Facial em Código Aberto	Inglês	ISCTE-IUL	2019
4	Co-Orientador	Hugo João Leitão Silva	Aplicação de realidade mista para apoio à manutenção de edifícios	Inglês	ISCTE-IUL	2018
5	Co-Orientador	José Miguel Costa Ruivo	Redes neuronais profundas para qualidade de imagem: um estudo comparativo para fotografias de identificação	Inglês	ISCTE-IUL	2018

## Total de Citações

<b>Web of Science®</b>	48
<b>Scopus</b>	80

## Publicações

### • Revistas Científicas

#### - Artigo em revista científica

1	<p>Rosario, V. M. Do, Breternitz, M. &amp; Borin, E. (2021). Efficiency and scalability of Multi-Lane Capsule Networks (MLCN). <i>Journal of Parallel and Distributed Computing</i>. 155, 63-73</p> <p>- N.º de citações Web of Science®: 1</p> <p>- N.º de citações Scopus: 2</p> <p>- N.º de citações Google Scholar: 8</p>
2	<p>Martins do Rosário, V. , Silva, A. F. Da, Camacho, T. A. S., Napoli, O. O. , Breternitz, M. &amp; Borin, E. (2021). Smart selection of optimizations in dynamic compilers. <i>Concurrency and Computation: Practice and Experience</i>. 33 (18)</p> <p>- N.º de citações Web of Science®: 1</p> <p>- N.º de citações Scopus: 2</p> <p>- N.º de citações Google Scholar: 2</p>
3	<p>M.Breternitz, Leandro Araujo, L.Verona, F.Rangel, F.Firmino, D.Menasche...et al (2020). Weightless neural networks as memory segmented bloom filters . <i>Neurocomputing</i>. Volume 416 (27 November 2020)</p> <p>- N.º de citações Web of Science®: 3</p> <p>- N.º de citações Scopus: 5</p> <p>- N.º de citações Google Scholar: 7</p>

4	<p>Pisani, Flávia, Lucas Pascotti Valem, Pedronette, Daniel Carlos Guimaraes, Torres, Ricardo da S, Borin, Edson &amp; M.Breternitz (2020). A unified model for accelerating unsupervised iterative re-ranking algorithms. <i>Concurrency and Computation: Practice and Experience</i>. 32 (14)</p> <p>- N.º de citações Web of Science®: 2  - N.º de citações Scopus: 2  - N.º de citações Google Scholar: 2</p>
5	<p>Vanderson Martins do Rosario, Borin, Edson &amp; M.Breternitz (2019). The multi-lane capsule network (MLCN). <i>IEEE Signal Processing Letters</i>. 26 (7), 1-1</p> <p>- N.º de citações Web of Science®: 26  - N.º de citações Scopus: 37</p>
6	<p>Grossman, M., Breternitz, M. &amp; Sarkar, V. (2016). Hadoopcl2: motivating the design of a distributed, heterogeneous programming system with machine-learning applications. <i>IEEE Transactions on Parallel and Distributed Systems</i>. 27 (3), 762-775</p> <p>- N.º de citações Web of Science®: 6  - N.º de citações Scopus: 7  - N.º de citações Google Scholar: 21</p>
7	<p>Borin, E., Araujo, G., Breternitz, M. &amp; Wu, Y. (2014). Microcode compression using structured-constrained clustering. <i>International Journal of Parallel Programming</i>. 42 (1), 140-164</p> <p>- N.º de citações Web of Science®: 1  - N.º de citações Scopus: 1  - N.º de citações Google Scholar: 1</p>
8	<p>Piga, L., Bergamaschi, R. A., Breternitz, M. &amp; Rigo, S. (2014). Adaptive global power optimization for Web servers. <i>The Journal of Supercomputing</i>. 68 (3), 1088-1112</p> <p>- N.º de citações Web of Science®: 4  - N.º de citações Scopus: 4  - N.º de citações Google Scholar: 6</p>
9	<p>Bernstein, D., Breternitz, M., Gheith, A. M. &amp; Mendelson, B. (1995). Solutions and debugging for data consistency in multiprocessors with noncoherent caches. <i>International Journal of Parallel Programming</i>. 23 (1), 83-103</p> <p>- N.º de citações Scopus: 1  - N.º de citações Google Scholar: 7</p>
10	<p>Sarkar, B. S. V., Sarkar, V., Breternitz, M. &amp; Lai, M. (1994). An optimal asynchronous scheduling algorithm for software cache consistency. <i>Proceedings of the Annual Hawaii International Conference on System Sciences</i>. 5</p> <p>- N.º de citações Google Scholar: 10</p>

## • Conferências/Workshops e Comunicações

### - Publicação em atas de evento científico

1	<p>Felipe Franca, M.Breternitz &amp; Leandro Araujo (2019). Memory Efficient Weightless Neural Network using Bloom Filter. In 27 th European Symposium on Artificial Neural Networks, Computational Intelligence and Machine Learning.</p>
2	<p>Lebeane, M., Hamidouche, K., Benton, B., Breternitz, M., Reinhardt, S. K. &amp; John, L. K. (2018). ComP-Net: command processor networking for efficient intra-kernel communications on GPUs. In <i>Parallel Architectures and Compilation Techniques - Conference Proceedings, PACT</i>. Limassol: ACM Press.</p> <p>- N.º de citações Web of Science®: 2  - N.º de citações Scopus: 2  - N.º de citações Google Scholar: 5</p>

3	<p>Silva, H., Resende, R. &amp; Breternitz, M. (2018). Mixed reality application to support infrastructure maintenance. In 2nd International Young Engineers Forum, YEF-ECE 2018. (pp. 50-54). Costa da Caparica: IEEE.</p> <p>- N.º de citações Scopus: 5</p> <p>- N.º de citações Google Scholar: 10</p>
4	<p>Benedicto, C., Rodrigues, I. L., Tygel, M., Breternitz, M. &amp; Borin, E. (2017). Harvesting the computational power of heterogeneous clusters to accelerate seismic processing . In Global Meeting Expanded Abstracts. Rio de Janeiro: Sociedade Brasileira de Geofísica.</p> <p>- N.º de citações Google Scholar: 9</p>
5	<p>Pedronette, Daniel Carlos Guimaraes, Borin, Edson, M. Breternitz &amp; others (2012). Efficient image re-ranking computation on GPUs. In Parallel and Distributed Processing with Applications (ISPA), 2012 IEEE 10th International Symposium on. (pp. 95-102).</p> <p>- N.º de citações Scopus: 5</p> <p>- N.º de citações Google Scholar: 10</p>
6	<p>Simons, Barbara, Sarkar, Vivek, M. Breternitz &amp; Lai, Michael (1994). An optimal asynchronous scheduling algorithm for software cache consistency. In 1994 Proceedings of the Twenty-Seventh Hawaii International Conference on System Sciences.</p> <p>- N.º de citações Scopus: 3</p>

#### - Comunicação em evento científico

1	<p>M. Breternitz (2020). Introdução à Arquitetura de Computadores . Aula convidada IAC DEI Instituto Superior Técnico.</p>
2	<p>M. Breternitz (2020). Neuromorphic Computing: Key Concepts, Status, Promise and Research Challenges. LMCAD Seminar.</p>
3	<p>M. Breternitz (2020). Ciência na Indústria. Computação Podcast.</p>
4	<p>M. Breternitz (2019). Efficiency and Scalability of Multi-Lane Capsule Networks (MLCN) . CIENCIA 2019 Encontro com a Ciência e Tecnologia em Portugal .</p> <p>- N.º de citações Scopus: 4</p>

#### • Outras Publicações

##### - Outras publicações

1	<p>M. Breternitz (2019). Efficiency and Scalability of Multi-Lane Capsule Networks (MLCN) . International Symposium on Computer Architecture and High Performance Computing (SBAC-PAD) .</p> <p>- N.º de citações Web of Science®: 2</p>
2	<p>M. Breternitz (2017). POWER MANAGEMENT OF INTERACTIVE WORKLOADS DRIVEN BY DIRECT AND INDIRECT USER FEEDBACK.</p> <p>- N.º de citações Google Scholar: 1</p>

## Projetos de Investigação

Título do Projeto	Papel no Projeto	Parceiros	Período
-------------------	------------------	-----------	---------

Aplicações Móveis Baseadas em Inteligência Artificial para Resposta de Saúde Pública	Investigador	ISTAR-IUL (DLS), IT - (Portugal), AIDFM - (Portugal)	2021 - 2023
2021	Towards Natural Interaction and Communication	Investigador	ISTAR-IUL (DLS), Microsoft - (Portugal), Universidad Zaragoza - (Espanha), Inova + - (Portugal), UA - (Portugal), faceinmotion - (Portugal), Middle East Technical University - (Afeganistão)

## Organização/Coordenação de Eventos

Tipo de Organização/Coordenação	Título do Evento	Entidade Organizadora	Ano
Coordenação geral de evento científico (com comissão científica) fora do ISCTE-IUL	27ª Conferência Internacional Europeia sobre Computação Paralela e Distribuída	INESC-ID / Instituto Superior Tecnico	2021

## Actividades de Edição/Revisão Científica

Tipo de Actividade	Título da Revista	ISSN/Quartil	Período	Língua
Editor de revista científica	IEEE Micro	0272-1732 / Q1 (T5)	2021	Inglês
Editor de revista científica	IEEE MICRO	02721732 / Q2	2019 - 2020	Inglês
Membro de equipa editorial de revista	Journal of Parallel and Distributed Computing	0743-7315 / Q2	2017	Inglês

## Produtos

Tipo de Produto	Título do Produto	Descrição Detalhada	Ano
-----------------	-------------------	---------------------	-----

Patente	Storage location assignment at a cluster compute server	Sistemas, aparatos e métodos para ajustar tamanhos de grupos para corresponder a uma largura de pista do processador são descritos. Nas primeiras iterações de um algoritmo, um processador particiona um conjunto de dados em grupos de pontos de dados que são múltiplos inteiros da largura da pista de processamento do processador. Por exemplo, ao realizar um algoritmo de agrupamento K-means, o processador determina que uma primeira pluralidade de pontos de dados pertence a um primeiro grupo durante uma dada iteração. Se a primeira pluralidade de pontos de dados não for um múltiplo inteiro do número de pistas de processamento, então o processador reatribui um primeiro número de pontos de dados da primeira pluralidade de pontos de dados a um ou mais outros grupos. O processador então executa a próxima iteração com esse primeiro número de pontos de dados atribuídos a outros grupos, embora o primeiro número de pontos de dados realmente atenda aos critérios algorítmicos para pertencer ao primei	2020
Patente	Atribuição de local de armazenamento em um servidor de computação de cluster		2020